

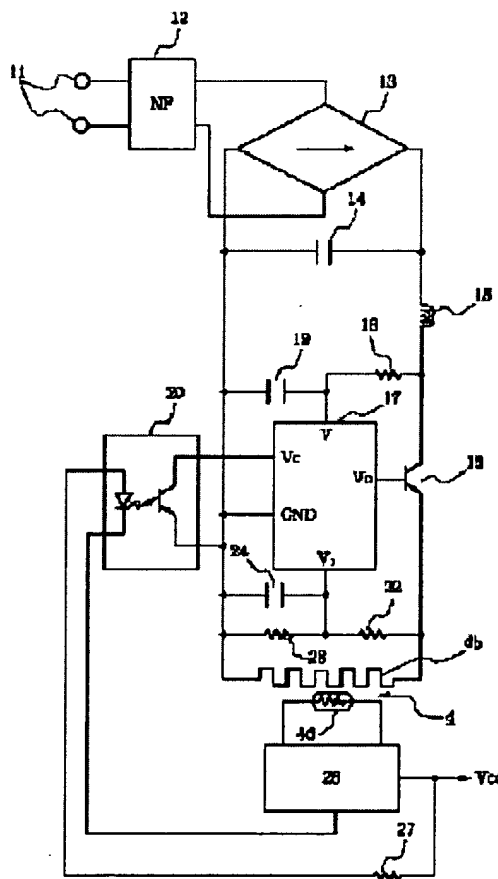
## HEATER DRIVING DEVICE

**Patent number:** JP6230702  
**Publication date:** 1994-08-19  
**Inventor:** KIMIZUKA JUNICHI  
**Applicant:** CANON INC  
**Classification:**  
 - international: G03G15/20; G05D23/24  
 - european:  
**Application number:** JP19930018848 19930205  
**Priority number(s):**

### Abstract of JP6230702

**PURPOSE:** To suppress the rush current of a heater and to prevent the deterioration and malfunction of parts by controlling switching time in such a manner that heater current is made small right after heater on and thereafter, the heater current is made to increase.

**CONSTITUTION:** This heater driving device has an AC power source input terminal 11, a noise filter 12, a bridge type rectifier 13, a condenser 14 and a coil 15. A noise preventive circuit is formed, out of the condenser 14 and the coil 15. The heater driving device has a resistor 18 for voltage drop, a smoothing condenser 19 and a photocoupler 20 and has further an electric, heating element layer 4b of a fixing device heater 4, a thermistor 4d as the temp. detecting element for the fixing device heater 4, a one-chip microprocessor 26, a power source limiting resistor 27 of a photocoupler 20, etc. The switching time by a switching transistor 16 for switching the electric power subjected to current rectification by the bridge type rectifier 13 is controlled by a control circuit 17 in such a manner that the heater current is made small right after heater on and, thereafter, the heater current is made to increase.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-230702

(43) 公開日 平成6年(1994)8月19日

(51) Int.Cl. <sup>5</sup>	識別記号	序内整理番号	F I	技術表示箇所
G 0 3 G 15/20	1 0 9			
G 0 5 D 23/24		H 9132-3H		

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願平5-18848

(22) 出願日 平成5年(1993)2月5日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 君塚 純一

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

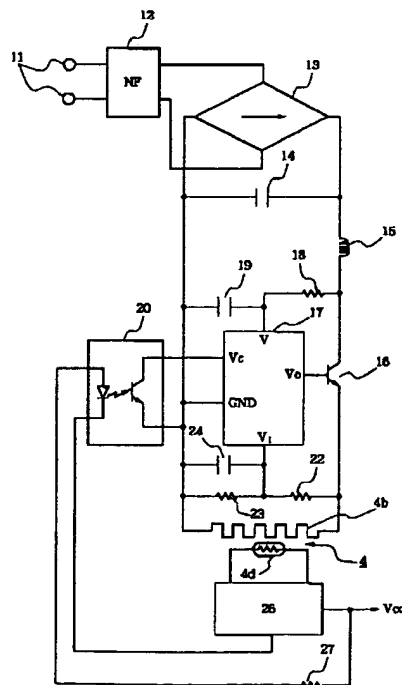
(74) 代理人 弁理士 丸島 儀一

(54) 【発明の名称】 ヒータ駆動装置

(57) 【要約】

【目的】 ヒータのオン時の突入電流を抑制し装置の劣化や誤動作を防止する。

【構成】 交流電力を整流する整流手段と、この整流手段によって整流された電力をスイッチングするスイッチング手段と、ヒータオン直後はヒータ電流を小さく、その後ヒータ電流が大きくなるようにスイッチング手段によるスイッチング時間を制御する制御手段を設ける。



## 【特許請求の範囲】

【請求項1】 記録材上の画像を加熱定着するためのヒータを駆動するヒータ駆動手段において、交流電力を整流する整流手段と、この整流手段によって整流された電力をスイッチングするスイッチング手段と、ヒータオン直後はヒータ電流を小さく、その後ヒータ電流が大きくなるようにスイッチング手段によるスイッチング時間を制御する制御手段と、を有することを特徴とするヒータ駆動装置。

【請求項2】 上記ヒータはタングステンフィラメントを有するハロゲンヒータであることを特徴とする請求項1のヒータ駆動装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、電子写真装置、静電記録装置等の画像形成装置の定着装置に用いられ定着用のヒータを駆動するヒータ駆動装置に関する。

【0002】

【従来の技術】 従来、画像熱定着器のヒータに対する給電は、ヒータに大電力を供給するため、商用交流電源からトライアックを介してヒータに直接給電していた。

【0003】

【発明が解決しようとする課題】 しかしこのように、交流電圧を直接ヒータに印加するとヒータをオンする瞬間大きな突入電流が流れる。

【0004】 特にヒータとしてタングステンフィラメントを用いたハロゲンランプを使用する場合この突入電流が大きい。この様な突入電流が流れた場合装置内の電源スイッチやヒータ駆動回路の寿命を縮めるという悪影響がある。

【0005】 また装置が接続されるAC電源ラインの電圧を低下させるため、同じAC電源ラインに接続される他の装置で誤動作を発生させるという悪影響がある。

【0006】

【課題を解決するための手段】 上記課題を解決する本発明は、記録材上の画像を加熱定着するためのヒータを駆動するヒータ駆動手段において、交流電力を整流する整流手段と、この整流手段によって整流された電力をスイッチングするスイッチング手段と、ヒータオン直後はヒータ電流を小さく、その後ヒータ電流が大きくなるようにスイッチング手段によるスイッチング時間を制御する制御手段と、を有することを特徴とするものである。

【0007】

【実施例】 以下本発明の実施例を図面にに基づき説明する。

【0008】 図4は本発明の実施例のヒータ駆動装置を用いた熱ローラ定着器の断面図である。

【0009】 4aはアルミ円筒のヒートローラ、4bはヒータ、4cはスポンジ加圧ローラ、4dはサーミスタでヒートローラ4aの表面温度を検知する。ヒータ4b

はハロゲンランプを使用し、ヒートローラ4aを内側から加熱する。電子写真方式の画像形成装置で未定着の紙がヒートローラ4aと、加圧ローラ4cの間を通過することで定着される。

【0010】 図1、図2は本実施例のヒータ駆動装置の回路図である。

【0011】 図1の回路において、11は交流電源入力端子、12はノイズフィルタ、13はブリッジ型整流器、14はコンデンサ、15はコイルであり、該コンデンサ14とコイル15でノイズ防止回路を形成する。

【0012】 16はスイッチングトランジスタ、17は制御回路であり、V<sub>i</sub>端子から入力された検出電圧と内蔵の電圧標準との比較を行い、誤差電圧に応じて内蔵発振器の出力をPWM変調しV端子から出力する。

【0013】 18は電圧ドロップ用抵抗、19は平滑コンデンサであり回路17のV端子に電源を供給する。

【0014】 20はフォトカップラであり、その出力は回路17のV<sub>c</sub>端子に接続されている。V<sub>c</sub>端子は回路17のPWM出力をオンオフ制御する機能を持っている。

【0015】 4bは前述した定着器ヒータ4の通電発熱体層である。22・23の抵抗と24のコンデンサによりトランジスタ16の出力PWM電圧を分圧すると共に平滑し、出力PWM電圧の平均値を取り出す。

【0016】 4dは前述した定着器ヒータ4の検温素子としてのサーミスタでありヒータ温度を検知する。

【0017】 26はワンチップマイクロプロセッサでI/Oポート、ROM、RAM、A/Dコンバータ内蔵のものである。例えばNEC社のμPD7811がこれに当たる。27はフォトカップラの電源制限抵抗である。

【0018】 端子11より入力された交流電源は整流器13で整流され、図3の(a)の波形となる。この脈流波にトランジスタ16でPWM変調をかけると図3の(b)の波形となる。図3の(b)の波形を抵抗22・23Wで分圧し、かつコンデンサ24で平滑すると、図3の(c)のように入力交流電圧に対応した平均電圧が得られる。

【0019】 この電圧と回路17内の標準電圧と比較し、V<sub>i</sub>の電圧が低ければPWM変調の幅を広げ、V<sub>i</sub>の電圧が高ければPWM変調の幅を狭くする。これによりヒータ4bに印加される電圧は端子11に印加される交流電圧の変動によらず一定となる。

【0020】 次に図2により回路17の説明をする。

【0021】 30はノコギリ波発生器、31、32は誤差増幅器、33、34はコンパレータ、35はアンド回路、36はフォトカップラ、37は三端子レギュレータ、38はトランジスタ、39はコンデンサ、40～50は抵抗器である。

【0022】 まずV<sub>i</sub>端子入力の方から説明する。

【0023】 V<sub>i</sub>端子に印加された電圧は誤差増幅器31で増幅され、ノコギリ波発生器30から出力されたノ

コギリ波をコンパレータ33がスライスするスライスレベルを決める電圧となる。コンパレータ33の出力にはPWM変調されたパルス出力が出る。PWMパルス出力はアンドゲート35からフォトカップラ36を通りV<sub>0</sub>端子から出力される。

【0024】分圧抵抗45と46は誤差増幅器31の参照電圧を作っている。

【0025】次に端子V<sub>c</sub>がハイレベルになった時、すなわちヒータ4bがオンされた時の動作について説明する。

【0026】V<sub>c</sub>がハイレベルになるまではアンドゲート35は閉じており端子V<sub>0</sub>から出力は出ない。すなわち端子V<sub>1</sub>の入力電圧も0Vである。

【0027】V<sub>c</sub>がハイレベルになると、まず端子V<sub>1</sub>の入力電圧はまだ0Vだからコンパレータ33の出力はハイレベルにはりついたままである。

【0028】またトランジスタ38がオンし、コンデンサ39に充電電流が流れはじめる。すると誤差増幅器32の+入力ハイレベルに引き上げられ、誤差増幅器32の出力もハイレベルになり、コンパレータ34の出力はロウレベルになる。そしてコンデンサ39の充電と共に誤差増幅器32の+入力電圧が徐々に下がり、それと共にコンパレータ34の出力のパルス幅が広がってゆく。

【0029】アンドゲート35の3つの入力のうち2つはハイレベルになっているのでコンパレータ34の出力パルスはゲート35を通過しフォトカップラ36を通過してV<sub>0</sub>端子に出力される。コンデンサ39が完全に充電されると誤差増幅器32の+入力電圧は0Vになりコンパレータ34の出力はハイレベルにはりついたままとなる。

【0030】この状態になるとV<sub>1</sub>端子にはすでに電圧が加わっており、分圧抵抗45、46で決まる電圧とV<sub>1</sub>入力とが等しくなるようにコンパレータ33のPWMパルス幅がコントロールされる。この様にしてヒータ印加で電圧の平均値は最初はゼロから徐々に増加し一定電圧となる。

【0031】このゼロから一定値に達するまでの時間はこの時間をヒータの突入電流が流れる時間より長く設定しておけば、ヒータは徐々に熱せられて内部抵抗が上昇していくので大きな突入電流は流れない。

【0032】図5にヒータON時の波形を示す。

【0033】図5(a)は端子V<sub>c</sub>の電圧(ヒータオン)、図5(b)は誤差増幅器32の+入力電圧、図5(c)はヒータ4bを流れる電流の包絡線を示す。

【0034】図6は第2の実施例の回路図である。

【0035】本例は前述図1のヒータ駆動回路の整流手段としての整流器13の整流後の出力を分岐することで記録装置内の他の電源(例えばCPU26用の電源)と共用するようにした。また制御回路17の入力電圧検知

端子V<sub>1</sub>をロウレベルにしたことによりヒータ突入時のみPWM動作をさせ、その後はトランジスタ16を完全にオンさせたままにする。

【0036】これはPWM動作を常時行くとトランジスタ16のスイッチングロスが増加し自己昇温すること、電氣的雑音が発生し、他の装置に影響を与える可能性があることを防止する。

【0037】定着ヒータは整流器負荷としては非常にインピーダンスの低いものである、それに対し低圧電源等はあまり電力を消費せず、整流器負荷としてはインピーダンスの高いものである。低圧電源としてはDC/DCコンバータが必要になるが、その入力電圧波形はかなり直流に近いものでなければならない。

【0038】しかし定着ヒータのインピーダンスが低いと、まともに整流器出力を平滑しようとするとは非常に大きなコンデンサを必要とし現実的でない。

【0039】そこで本例回路ではダイオード50を介してDC/DCコンバータ51を接続している。この様にダイオード50を入れることで負荷側から見たインピーダンスが上昇しコンデンサ52の平滑効果を充分生かせるようになる。

【0040】この様にして負荷インピーダンスの非常に異なる2つの負荷を整流器13の出力にバラレルに接続でき、コストダウンに効果がある。

【0041】図7は第3の実施例の回路図である。

【0042】図1と同じ部品については同番号をつけて説明は省略する。53はフォトインタラプタ、54はチョークコイル、55はファーストリカバリーダイオード、56はノイズ防止コンデンサ、57、58は抵抗である。

【0043】本実施例はヒータ4bに流れる突入電源を防止すると共に、定常状態で流れる電流を一定にするものである。ヒータ4bに電流が流れると抵抗57の両端に電位差が生じる。抵抗57に流れる電流の一部をフォトカップラ53のLED部と抵抗58に分流させる。このフォトカップラ53をチョークコイル15の電源入力部側に設けたのはこの場所ではスイッチング波形はフィルタで平滑化され、もとのAC電源の周波数の脈流になっておりスイッチングノイズの影響を受けないからである。

【0044】フォトカップラ53のLEDからフォトトランジスタに光伝送された脈流波形は抵抗59とコンデンサ24で平滑化され制御回路17のV<sub>1</sub>端子にはAC電流の平均値に対応する電圧が入力される。

【0045】制御回路17の内部での動作は実施例1の図2の説明と同じである。

【0046】なお本実施例ではスイッチングトランジスタ16は負荷(ヒータ4b)のGND側に入っている。このためトランジスタ16のベースと回路17のV<sub>0</sub>端子間の電位差は小さいため図2のフォトカップラ36で

5

絶縁する必要は無く、フォトカップラ36を省略できるメリットがある。

【0047】コイル54はヒータ4bに流れるスイッチング電流の立上り、立下り波形をなまらせ、ノイズ防止に役立っている。コンデンサ56はやはりノイズ防止用である。ダイオード55はトランジスタ16がオフした時のコイル54に生じる逆起電圧吸収用である。

【0048】本実施例はヒータオン時の突入電流の防止効果は実施例1と同等である。実施例1はヒータ電圧を定電圧化したが本実施例は定電流化しているところが異なる。

【0049】どちらもヒータの抵抗が一定であればヒータ消費電力を定電力化できる。

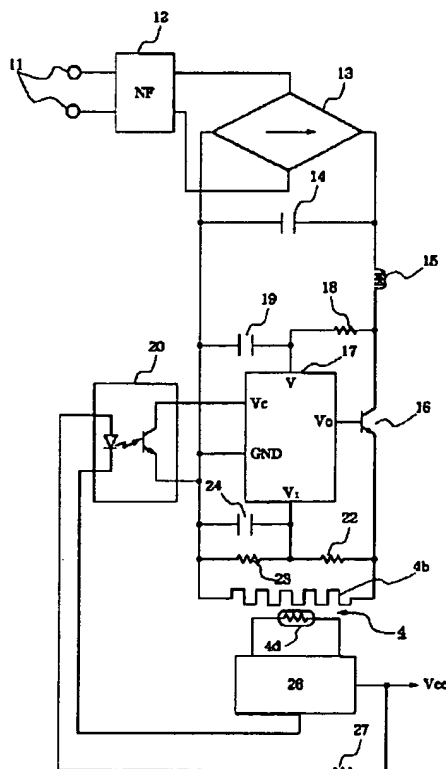
【0050】本実施例はスイッチングトランジスタ16がGND電位にあるので制御回路17との接続がしやすい。

【0051】

【発明の効果】以上本発明によればヒータの突入電流を抑制し、装置内のスイッチ等突入電流が流れる部品の劣化を防止し、また同一のACラインに接続される他の装置が電圧変動で誤動作するのを防止することができる。

【図面の簡単な説明】

【図1】



6

【図1】本発明の実施例のヒータ駆動装置の回路図である。

【図2】図1の制御回路17の詳細図である。

【図3】(a)は入力交流電圧の整流後波形、(b)はそのPWM波形、(c)はその平滑化波形である。

【図4】本発明の実施例を適用した定着器の断面図である。

【図5】(a)はヒータオン信号、(b)は制御回路17の誤差増幅器32の+入力波形、(c)はヒータの電流波形の包絡線である。

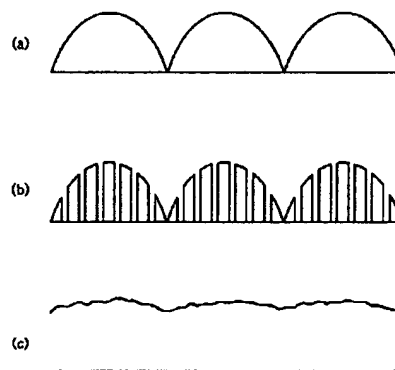
【図6】本発明の別の実施例の回路図である。

【図7】本発明の別の実施例の回路図である。

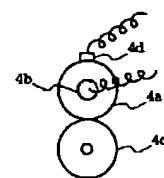
【符号の説明】

- 4b ハロゲンヒータ
- 4d サーミスタ
- 13 整流器
- 16 スwitchングトランジスタ
- 17 PWM変調器を備えた制御回路
- 20, 36 フォトカップラ
- 26 マイクロプロセッサ
- 31, 32 誤差増幅器
- 33, 34 コンパレータ
- 35 アンドゲート

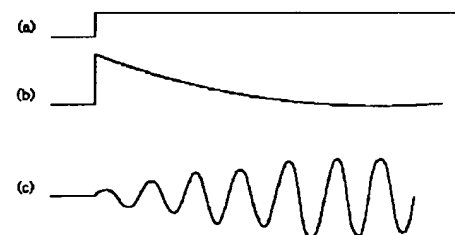
【図3】



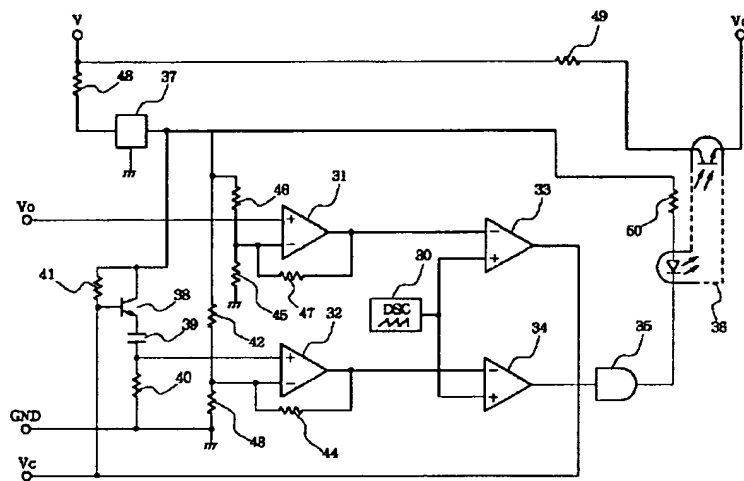
【図4】



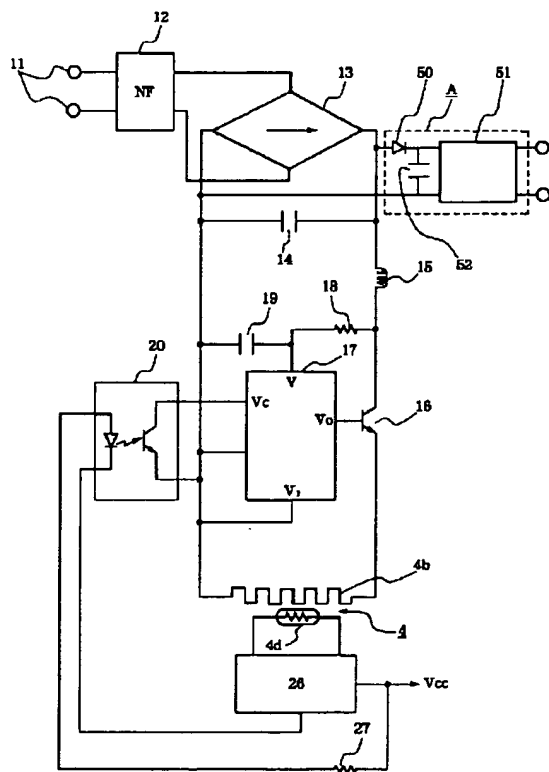
【図5】



【図2】



【図6】



The circuit diagram shows a power MOSFET driver. An input signal (11) is connected to the base of a driver transistor (12, NP). The emitter of 12 is connected to ground. The collector of 12 is connected to the gate of a power MOSFET (16). The gate of 16 is also connected to a bootstrap network consisting of a capacitor (14) and a diode (18) in series, with a resistor (17) connected to the gate. The source of 16 is connected to a bootstrap capacitor (24) and a diode (20) in series, with a resistor (19) connected to the source. The drain of 16 is connected to a load (26) and a diode (27) in series, with a resistor (25) connected to the drain. The load (26) is connected to a Vcc supply. The diode (27) is connected to ground. The MOSFET (16) is shown with its internal structure, including the gate (4), channel (4b), and drain (4d). The diode (27) is shown with its internal structure, including the anode (54) and cathode (55).